

日本の半導体産業復権シナリオ

東京理科大学大学院 経営学研究科 技術経営専攻 教授

若林 秀樹



1. 半導体の現状認識と敗因

日本の半導体デバイス産業は80年代に、メモリ中心に50%以上のシェアを誇っていたが、直近では、10%を割っている。この事実からは、日本の半導体の復権は難しいように

見えるが、シェア低下を深掘すると、異なる面が見えてくる。

95年当時、日本のシェアは1/3、すなわち、世界15兆円、日本5兆円であった。その中身は、DRAMが4兆円市場のうち日本は2.5兆円、ロジックの7兆円では1兆円強、アナログパワー等が4兆円のうち1兆円強であった。この時点では、日本が生んだNANDフラッシュメモリやイメージセンサの市場はまだ小さく、ファブレス/ファンドリモデルも無い。これが2020年になると、世界は50兆円へ成長したが、日本は横ばいの5兆円、DRAMはエルピーダ破綻でゼロ、代わりにNANDフラッシュが1兆円強、イメージセンサが1兆円へ成長、ロジックやアナログパワー等は横ばいのままであった。世界で伸びたのは、ファブレス/ファンドリを中心とするロジックであり、ここが日本はゼロに近い。他方、イメージセンサではシェア1位、NANDフラッシュやアナログパワーは、20

〈目次〉

1. 半導体の現状認識と敗因
2. 3つの追い風
3. 経産省の施策
4. 批判
5. ビジネス面での懸念
6. 資金問題
7. 真の課題
8. リスクシナリオ
9. 業界構造変化AIとD C、チップレット
10. まとめ

%台のシェアを維持している。また、デバイス産業を支える製造装置は、95年以来、依然としてシェア30%以上、材料に至っては50%以上のシェアを維持している。

こうしてみると、半導体の全ての分野で負け、存在感を無くしたわけではなく、イメージセンサ、NANDフラッシュ、アナログパワーは健闘しており、製造装置、材料は世界トップ級なのである。

デバイスメーカーの敗因は、DRAMでは、トップシェアでいたことの油断や日米摩擦や米韓による挟み撃ち、インターフェース標準化などであり、ロジックはインテルの天下で元々強くはなかったが、垂直統合モデルに拘り、90年代後半からのファブレス/ファンドリモデルに対応できていなかったことが大きい。

更にその背景には、自前主義、マーケティング軽視、経営者の問題など、よくある日本企業の問題点が挙げられる。この事実を踏まえて、復権シナリオを考える必要がある。

■ 2. 3つの追い風

この30年近く、シェア低下を続け、逆風だった日本の半導体デバイス産業にとって、50年に一度の3つのチャンスが到来している。この機会は2030年までしかなく最後の機会でもある。

第一は、米中対立、地政学リスクの中で、国家安全保障を意識したサプライチェーン変

革であり、欧米からの日本への期待である。

もはや、最先端のハイテク生産を中国に依存することは難しく、中国に替わって、日本が半導体の生産拠点を担う責務もある。台湾や朝鮮半島で有事が起きれば、世界のIT産業やファブレス産業が影響を受ける。有事でなくとも、台湾が香港と同じ状態になれば、中国政府は台湾企業の技術を取り込むだろうし、米など西側諸国は、台湾で生産されるハイテク製品を使うことは難しいだろう。

太平洋戦争までは、石油が戦略物資だったが、今回は、半導体が鍵になる。日本の国内企業も半導体調達に長期に亘り深刻化する。Rapidusや熊本TSMCの生産体制確保を急ぐ必要がある。

第二は、技術トレンドの変化である。半導体では生産革新において、ムーアの法則、微細化による集積度向上が続き、コスト低下や性能向上を遂げてきた。設計面では、ハードとソフトに分離するノイマン型^(注1)コンピューティングのアーキテクチャが続いてきた。

しかし、2000年代に入り、微細化では、コストアップが厳しく、技術的にも周波数スピードが飽和した。それゆえ、集積度を微細化ではない方法で達成するようになりつつある。すなわち、3次元積層や3Dパッケージング、チップレット、等の「モア・ザン・ムーア (More than Moore)」技術が注目されている。

チップレットは、ヘテロジニアスも含める

(図表 1) 世界の半導体市場と日本のシェア動向

半導体関連市場概要

	1995年		2020年	
	世界	日本	世界	日本
DRAM	4兆円	2.5兆円(東芝、NEC、日立等)	7兆円(サムスン、ハイニクス)	0(エルピーダ→マイクロン)
NAND	neg	neg	6兆円(サムスン、ハイニクス、WD)	1兆円強(キオクシア)
ロジック(MCU含む)	7兆円	1兆円強(東芝、NEC等)	20兆円(インテル等)	1兆円強(ルネサス)
ファブレス/ファンドリ	neg	neg	8兆円(TSMC等)	neg
イメージセンサ	neg	neg	2兆円	1兆円強(ソニー)
アナログパワー他	4兆円	1兆円強	7兆円(TI、インフィニオン等)	1兆円強(ローム、東芝、etc)
合計	15兆円	5兆円	50兆円	5兆円
製造装置	2兆円	1兆円(TEL、ニコン等)	8兆円(AMAT、ASML、KLA等)	3兆円(TEL、スクリーン等)
材料	2兆円弱	1兆円弱(信越等)	6兆円	3兆円(信越、SUMCO、JSR等)

(出所) 若林秀樹

(図表 2) 世界のサプライチェーンと中国の狙い

世界のサプライチェーン現状と中国の狙い、 中国製造2025 国内で一気通貫へ、韓台 地政学リスク

		日本(欧米)	韓国台湾	中国
応用	PC	■	■	■
	スマホ	■	■	■
	TV	■	■	■
	白物	■	■	■
	クルマ	■	■	■
組立工場		■	■	■
下請け加工		■	■	■
半導体/電子部品		■	■	■
材料/装置/EDA等		■	■	■

		日本(欧米)	韓国台湾	中国
応用	PC	■	■	■
	スマホ	■	■	■
	TV	■	■	■
	白物	■	■	■
	クルマ	■	■	■
組立工場		■	■	■
下請け加工		■	■	■
半導体/電子部品		■	■	■
材料/装置		■	■	■

台湾有事 香港化でも

- ・世界のファブレスはTSMCに依存、100兆円市場が消え、長期不足も
- ・世界の覇権構造も変わる

(出所) 若林秀樹

と、前後工程の融合や、異種ウェハーチップの接合、設計と後工程の融合など、ファブレス/ファンドリモデル以来の産業構造変化を

起こす可能性がある。このチップレットに関連するパッケージングや基板技術、後工程装置等は、日本が優位であり、TSMCも日本に

拠点を設けた背景もそこにある。チップレットになれば、基板上に、先端ロジックやメモリ等のシリコン半導体だけでなく、日本が強いSiCやGaNなどパワー半導体や光半導体も搭載でき、広い裾野を持つ日本に機会が広がる。

また、設計アーキテクチャ変化もある。生成系AIの進化、消費電力の問題を避けるため、非ノイマンアーキテクチャも注目されている。これまでの汎用チップから専用チップの流れが起きている。

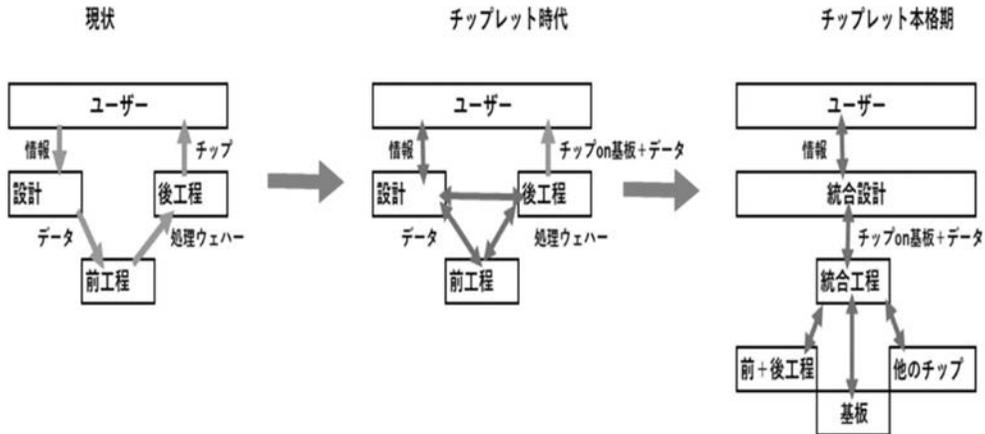
第三は、ビジネスモデルの変化である。シリコンサイクルの中、これまでの巨額投資モデルの常識が問われる。半導体産業は、激しい技術革新競争と先行投資の中、成長率がプラスマイナス10～30%という激しいシリコンサイクルの中で長期的に成長してきた。昨今、競争の舞台は、民間企業から国家レベルに移り、国家間の設備投資競争にもなっている。2030年に1兆ドルレベルになる中で、これまで同様の振幅では、市場規模は10～30兆円レベルで増減することになる。これは民間どころか国家財政にも影響が及ぶ。他方、シリコンサイクルの3年程度の周期の中で累積では黒字でも、単年度会計で常に黒字を維持することは難しいが、赤字にこそ先行投資できるか否かが鍵となる半導体事業のジレンマをどうするかも重要だ。

政治や技術のトレンド変化だけでなく、カーボンニュートラル、円安、インフレ等の変化を生かせる。円安は、国内生産にプラスで

ある。関連技術を持つチップレットが進めば、微細化で遅れた日本には相対的にプラスだ。大きなユーザーであるデータセンター（以下、DC）でも、省エネが必須であり、クラウドでは学習、エッジでは推論エンジンとなり、汎用のプロセッサからカスタマイズされたAIチップへ、トレンドが変わりつつある。IOWN^(注2)など、光電融合を使ったアーキテクチャでは日本に機会がある。産業構造変化が起きる場合は、業界の価値が移り、ビジネスモデルも大きく変わる。こうした大変革期にこそ大規模先行投資や量産競争といった体質から脱し、新たな半導体ビジネスモデルを考えなければならない。

チップレットの要素技術は日本が強い素材や後工程が鍵ゆえに追い風だが、ビジネスモデルがこれまでのままでは、これまで同様、技術で勝ってビジネスで負ける、の繰り返しだ。チップレットでは、前工程から中工程いや統合工程に価値が移り、設計と後工程の結びつきが重要になる。先端ロジックだけでなく、メモリや光電融合チップ、コンデンサなどがプリント基板の上で、どう配置されるか、熱や三次元の形状も考慮しなければならない。前工程では、電子だけだが、光や熱や力学、材料など、総合的な設計になり、付加価値がシフト、そこに多様なビジネスモデルが生まれる。TSMCは、つくば市に3Dパッケージセンターを開設、サムスンも横浜拠点をおき、まさにチップレット時代に対応している。台湾のOSATやEMSも在り形を模索、

(図表3) チップレットで変る価値構造



(出所) 若林秀樹

更に、国内の総合商社やテストハウスも機会を探っている。

3. 経産省の施策

こうした追い風が最後で最大の機会との認識のもと、政府も産業界も、熊本TSMC誘致に象徴されるステップ1、Rapidus設立に象徴されるステップ2、IOWNなど光電融合やディスアグリゲーションに象徴されるステップ3の半導体戦略を策定している。2030年1兆ドルの中で、シェア低下に歯止めをかけるべく、これまで横ばいだった5兆円を15兆円にする目標を掲げた。これを、先端ロジック、先端メモリなど分野毎に、製造装置や材料も含め、ロードマップを作成している。

TSMC誘致やRapidus立上げだけでなくIBMやIMEC^(注3)に対するサポート、メモリやパワー半導体等の支援も含め、NEDOの

ポスト5G基金やGI基金で対応している。技術的には、微細化やチップレット関係、短TAT、光電融合、パワー半導体向けに既に5兆円の資金が決まっている。

クルマやロボット、DCなどの国内ユーザーにとっても不可欠であり、日本のミッシングリンクであった先端ロジックの議論だけでなく、メモリやセンサやパワー半導体、それらを支える製造装置や材料への強化、更に人材育成や計算基盤の強化等もあることも忘れてはならない。

いずれにせよ、これまで、「少ない遅い絵に描いた餅」だったが、「巨額投資を早く社会実装」が進んでおり、海外からも驚きの目で注目されている。

他方、国内では、当初、Rapidusはおろか、半導体政策そのものにも否定的な見解が多かった。中には、資金が少ない、TSMCが来るわけがない、国内メーカーだけの日の丸連合

ではダメだ等の事実誤認もあった。また、経産省は何時も失敗するという結論ありきのももあった。しかし、最近では、半導体政策については、TSMC誘致や多彩な資金投入、人材育成などにつき評価する声が増え、Rapidusは別にして、半導体産業の凋落を止めるとの見方も増えてきたようだ。

■ 4. 批判

最近では、批判の矛先は、主として、Rapidusの成否になってきている。資金が700億円では少ないとの批判が1兆円になると、またそれで批判する。国内だけでなく、IBMやIMECが参加と分かると、海外は信用できない、との批判になる。その他、メモリも含めた半導体投資の資金回収性の議論もある。

Rapidusに関しては、IBMからのピオンド2nm技術移転が妥当で立上げが可能なのか、もし、技術移転ができたとしても、ビジネスが立ち上がり、キャッシュフローが黒字となり、TSMCやサムスン等と伍していけるのか、という懸念がある。

IBM技術の筋がいいかどうかは極めて専門的技術な議論であり、日本の技術陣は何度も議論と確認はしたというのが判断は難しい。そもそも、ピオンド2nmはTSMCもサムスンも苦戦している。微妙に異なるGAA^(注4)のデバイス構造について、IBM、TSMC、サムスンの全ての詳細が分かっていたとして

も、判断は難しいだろう。微細化は、開発で進んでいても量産段階で逆転する場合もあるからだ。さらに、EUVも高NA^(注5)機、レチクル^(注6)やペリクル、レジストなどの状況、エピウェハーの結晶構造など周辺技術も不明確な点も多い。

エンジニア数や経験や知見において、TSMCが圧倒していることは事実だが、AI学習が進んだ時代では、後追いの利点もあるのではないかと。

なお、日本は28nmより粗い微細化技術しかないというのは誤解であり、先端ロジックではそうだが、メモリでは、NANDでは15nm、DRAMでは11nm級という微細加工線幅を達成している。FEOL^(注7)のトランジスタ構造は無いが、BEOL^(注8)の配線工程では十分な経験はある。

■ 5. ビジネス面での懸念

ビジネス面で指摘されるのは、ユーザーがいるのか、巨大なTSMCに少量多品種で勝てるのか、等だ。ユーザーに関しては、Rapidusへ投じられている資金はNEDOポスト5G基金であり、5G本格化時代のアプリケーションにおけるDCでのGPUや、基地局、ASRAプロジェクト自動運转向けなどは当然、候補になる。Rapidusの出資社や、ピオンド2nm技術を供与するIBMはじめGAFAM、既に提携しているカナダAIベンチャーのテンストレント等は当然ユーザーに

なるだろう。

さらに、台湾有事などの場合には、米など西側諸国は、台湾や中国にあるTSMC工場を使えず、日本にあるRapidusに依存せざるを得ない。

同じ先端ピオンド2nmでも、TSMCの主たる領域はスマホ等の標準的大量生産品であるのに対し、RapidusはDCなどインフラから車載や産機などの多品種中量でカスタム品が多い。これまでの経済常識では、標準品の大量生産のファウンドリが優位だが、Rapidusは設計から後工程まで一貫生産で、チップレット化を活かし、短TATを実現するRUMS^(注9)というビジネスモデルの付加価値で差別化する。ファブレス同様の受託生産ではEMSでの巨人である鴻海に対し、売上規模1/200の沖電気が多品種少量生産で同水準の収益性を維持している先事例があり不可能ではない。

■ 6. 資金問題

資金投入の効果については、Rapidusだけでなく、全体で考えるべきだろう。既にTSMC熊本誘致では、大きな経済効果があり、地価アップ、雇用効果、などが九州全体に及んでいる。

今後2030年に向け、チップ、デジタル、エネルギー、それぞれ10兆円の三大赤字になる可能性がある。それが円安を生み、さらに赤字が広がるマイナススパイラルになる。

TSMC誘致やRapidus設立で先端ロジックの貿易赤字が減り、国内生産になり、輸出となれば、GDPに貢献し、貿易赤字が減る、プラスのスパイラルになっていく。半導体は乗数効果が大きい上、雇用創出効果もあり、人口減少を防ぐ効果も大きい。

財政を考えると、民間自身の意識改革も重要だ。カーボンニュートラルのために、GX移行債を発行し、半導体産業もGXに貢献するが、CO₂削減だけでなく、EBITDA改善も求められ、公益と私益の両利きが求められ、その意味でもビジネスモデル変革は重要だ。また、多様なファイナンスのあり方を議論する必要があるだろう。

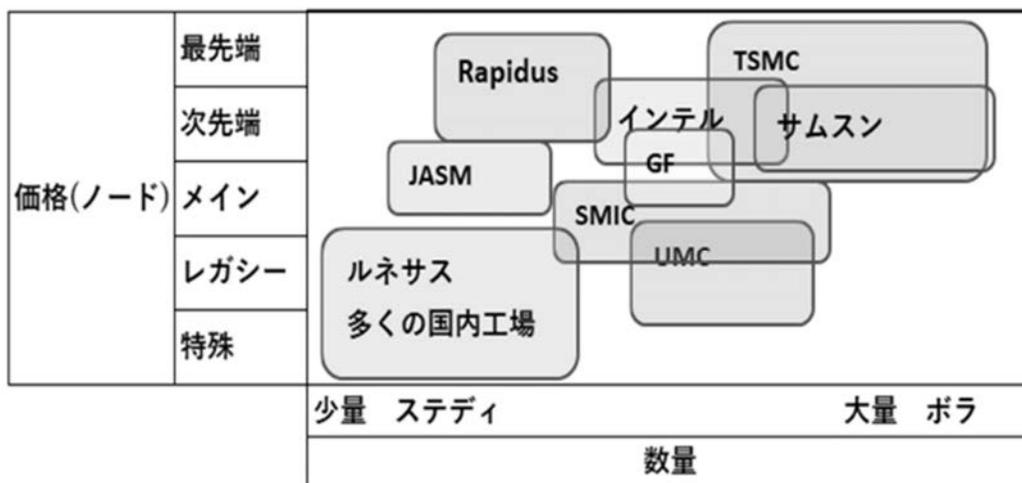
2027年の離陸までは政府に依存するが、その後は、債券、最終的には、IPOが望ましい。ただ、そこで注意すべきは、株主構成やガバナンスであり、短期視点のアクティビストや、西側諸国と同じ価値観や利益を共にしない株主が入ることは難しいだろう。

■ 7. 真の課題

もちろん、半導体もRapidusも課題もある。一般的には指摘されていないが、大きな問題は、むしろ、LSTC^(注10)と人材や人事制度の問題だろう。

本来、LSTCは、IMEC、DARPA、フラウンホーファー研究機構と同様の実用化と探索の両方を担うべきである。先端ロジックでは、当面のピオンド2nm、メモリでは、新アー

(図表 4) Rapidusの市場での棲み分け



(出所) 若林秀樹

キテクチャ、チップレット、新型パワー半導体もある。基礎研究や技術者育成もあるだろう。しかし、これらは本来、大学が担うべき分野だ。日本では産総研や理研、LSTCの棲み分けや役割が不明確である。

日本のR&Dの問題は、研究と開発の位置付け関係、研究から実用の橋渡しが無い事である。基礎から応用開発、量産というリニアモデル型の中で、技術や発明が生まれれば、マーケティング、標準化やエコシステムの形成は、実用化フェーズで行われた。技術的に実用化したあとで、マーケティングや事業化をするという価値観、良いものを安く作れば儲かるというものだった。

しかし、近年、欧州のガイアX^(注11)でみられるように、R&D段階からO/C戦略を考え、エコシステムを形成する動きもある。技

術の開発だけでなく同時にビジネスモデル開発する組織が必要だ。ガイアXを生んだのはフラウンホーファー研究機構傘下のそうした組織である。しかし、日本には、産総研や理研、LSTCにも、技術のみの組織はあっても、ビジネスモデルや社会実装に向けての部署はない。旧来型のイノベーションモデルの志向が強く、収益化や社会実装に意識が薄い。かつて、SIRIJ^(注12)には、そうした機能もあったが、日本の半導体産業衰退と共に解散したが、再び必要であろう。

人材については、経産省と文科省、業界団体であるJEITA半導体部会(JSIA)が連携し、大学高専も含め教育や人材拡充に努力している。これは、中長期的な対応と、小学生からの教育が必要である。

カリキュラムも、これまでの日本の縦割り

(図表5) R&Dの課題 ストークスの4象限でLSTCはどこか

		実用化		ビジネスモデル標準化
		意識しない	意識する	
基礎探索	する	ボーア象限 ポストン JST 企業 中研 日本大学 NEDO	パスツール象限 電通通研 シリコンバレー DARPA IMEC 台湾ITRI フラウンホーファー イスラエル	
	しない		エジソン象限 多くの企業	

(出所) 若林秀樹

的知識詰め型でなく、生成系AI時代に、考える力、横グシをさせる力、実践力を身につけるものにする必要がある。そこで参考にするべきは、台湾の教育体系、カリキュラムであろう。既に、九州では、TSMCのものを参考に導入されているようだ。

さらに、人材面で必要なのは、シニア層の処遇である。Rapidusには既に、海外で活躍していた多くのシニアの技術者がUターンしているが、さらに、最先端技術だけでなく、材料や製造装置、後工程まで含めた工場運営など、ものづくりを熟知する技術者が必要であり、シニア層も多い。

海外のトップ企業で働く人材を正当な対価で雇用する場合、年金問題も含め日本の従来型の雇用制度、処遇では難しい。そこでは、ストックオプションの導入や、シリコンバレーなどの最先端の人事制度を導入しなければならない。これは、LSTCに参画するアカデ

ミアの確保や処遇面でも重要だろう。

もし、Rapidusなどで成功すれば、良い先行事例になるだろう。

8. リスクシナリオ

Rapidusの業績は2027年以降、量産立上げ段階時点では、歩留り改善が遅れた場合、EUV等の先行投資負担で、累損が1兆円級になる可能性も否定できない。

しかし、その場合でも、Rapidusの企業価値は、1兆円を遥かに超えるであろう。その時点では、EUVも数台立上げ済みであり、千歳での前工程から後工程まで一貫生産体制も整い、IBMからGAAを習得した世界トップ級の技術陣もいる。ユーザーも獲得している。そうした有形、無形の資産価値は大きい。これを最初から備えるなら、数兆円は必要だ。

他方、TSMCも地政学リスクだけでなく、

台湾5欠問題（水、電力、土地、ワーカー、技術者が不足）で日本に更に工場を拡大する必要がある。その場合にビオンド2nm級なら5兆円規模の投資が必要だが、既にあるRapidusと連携すれば良いのではないか。

Rapidusに、国内ユーザーやTSMCも出資し、JVを作り、TSMCからもビオンド2nmを学び、他方、Rapidusからは、後工程も含め、短TAT技術をgiveすればよい。

TSMCが参画すれば、Rapidusの懸念は、技術面でもビジネス面でも全て解消される。この「リスク」シナリオは、ネガティブな話でもなく、あるべきチップレット時代の必要なビジネスモデルの対応にもなるだろう。

■ 9. 業界構造変化AIとDC、チップレット

チップレットに加え、生成系AIの進化の中で、DCも、ファブレス/ファウンドリモデル登場に匹敵する業界構造変化をもたらすだろう。かつては、エレクトロニクス企業は、家電やメインフレーム向けにIDM垂直統合であったが、90年代後半から、PCへ、ユーザーの変化、WINTELの影響、スマホの登場、設備投資の巨大化から、水平分業の中で、ファブレス/ファウンドリモデル、またOSATやEMSが台頭した。しかし、こうしたモデルはサプライチェーンの複雑化を生み、また、DCにおいては、エネルギー消費の増大となった。それが、カーボンニュートラル、生成

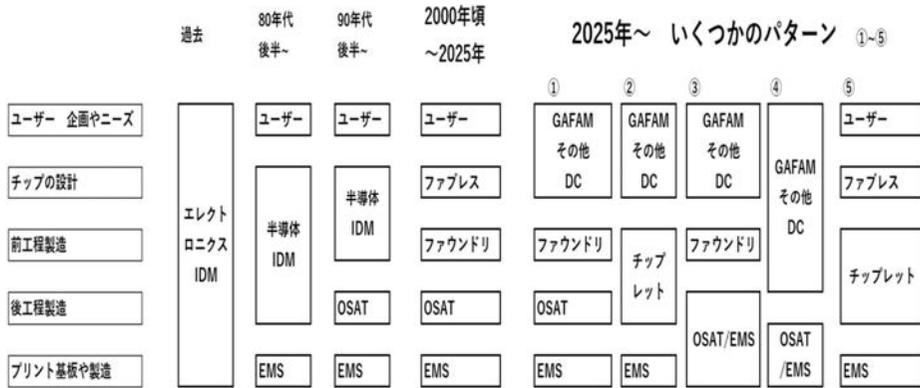
系AIの進化で変る。言うまでもなくデジタル時代においては、多様な構造のデータが経営の鍵であり、それゆえDCを社内を持つことも重要である。

エネルギー消費問題を重視していないスマホやゲーム向けに特化したファブレスでは、設計が難しい。そこで、既にGAFAMは、ファブレスでなく、自社において、プロセッサを設計するようになっている。GAFAMだけでなく、小売りなども含め、DCを内製、既存のファブレスでなく、スタートアップを使う場合も出ている。さらに、チップレットでは、他から、チップを買えば、設備投資負担が少ないことから、スタートアップ自身が、チップレットを使い、それをDC業者や最終ユーザーが使う可能性も増えるだろう。

もう20年以上、半導体業界は、ファブレスとファウンドリが牛耳ってきたが、チップレットとDCがこれらの中抜きする構造変化が始まりつつある。図表6で①～⑤等のパターンがあろうが、それは各社の力関係やビジネスモデルの競争、アプリケーションによるだろう。

通常は、ファブレスの要求に応え、ファウンドリとOSATまで一気通貫で機能を果たすが、生成系AIなど場合によっては、ファブレスを飛びこえて、最終ユーザーとコミュニケーションをして、多様な専用チップを製造できる。現在のファブレスやファウンドリは、スマホやゲーム等、大量生産の汎用チップであり、熱やデータ構造も含め、ユーザーのカ

(図表6) チップレットで変る構造変化



(出所) 若林秀樹

スタムに対応できない。しかし、生成系AI向けチップでは、PCBやパッケージまで含めたチップレットの設計まで含めた専用チップが求められる。

Rapidusの機会もここにある。これまで、Rapidusの付加価値は、2 nmGAAと短TATが中心だったが、エッジ側で重要な専用省エネチップや、お好みの好きなチップを作ることにも広がる。多品種少量もできるが、中には、カスタムでも中量品もあるだろう。つまり、TSMCは汎用最先端の大量・エネルギー消費大・後工程は無しに対し、Rapidusは専用最先端の変量・エネルギー消費少・後工程あり・設計から一気通貫である。

チップレット時代には、先端ロジックチップだけに価値があるだけでなく、多くのロジックチップやHBM、新たなNANDフラッシュ、光電チップなどもある。AI推論チップではメモリのアーキテクチャも変える必要

がある。そうであれば、設計段階で、メモリ側とロジック側、センサ側、さらに、後工程の基板等についても、十分にコミュニケーションをとって設計する必要がある。そこでは、ソニーやキオクシアなども巻き込み、統合設計アーキテクチャ、短TATなど、共有できる部分は共有して、工場も連携し、いわば、バーチャルONEカンパニー的な対応もあるだろう。

10. まとめ

国家安全保障など政治情勢変化、More than Mooreのチップレットなど技術トレンド変化が、ファブレス/ファウンドリモデルに匹敵する業界構造変化をもたらす中で、ビジネスモデル変革が必要である。

半導体産業の勝ち筋は、技術開発だけでなく、技術の特性を踏まえ、如何にエコシステ

ム形成し、O/C戦略を考え、どういうビジネスモデルを構築するかにかかっている。

*筆者は、経済産業省の半導体デジタル戦略検討会議の有識者メンバー、JEITA半導体部会政策提言タスクフォース座長であるが、本論文はあくまで個人の見解である。

(注1) フォンノイマンによるコンピュータの設計思想、プログラムをデータとしてメモリに格納、順番に読み込んで実行する

(注2) IOWN (Innovative Optical and Wireless Network)、NTTが推奨する光電技術を使ったICT構想

(注3) IMEC (=Interuniversity Microelectronics Centre) ベルギーにある研究開発機関

(注4) GAA (=Gate All Around) 次世代のトランジスタ構造、ビオンド2nmに必要

(注5) NA開口率

(注6) レチクルは露光機に使われる設計パターン原版、ベリクルはその保護膜

(注7) FEOL (=Front End Of Line) トランジスタ形成までの工程

(注8) BEOL (=Back End Of Line) 配線形成以降の工程

(注9) RUMS (=Rapid & Unified Manufacturing Service) 短TAT実現に設計と前工程後工程を繋ぐビジネスモデル

(注10) LSTC (=Leading-edge Semiconductor Technology Center) 技術研究組合最先端半導体技術センター (lstc.jp)

(注11) ガイアX GAIA-Xは欧州が提唱する自律分散型のデータ連携の仕組み

Home - Gaia-X: A Federated Secure Data Infrastructure

(注12) SIRIJ (=Semiconductor Industry Research Institute Japan) 半導体産業研究所 - SIRIJ

